

先进晶圆制造中光刻工艺的研究与分析

丰泽妍

(邮电大学, 江苏南京 210000)

摘要: 在微电子生产中, 要进行多次的光刻。光刻工艺是利用光刻胶的感光性和耐蚀性, 在硅、其他半导体基质材料或金属膜上复印并刻蚀出与预先刻在掩模版上的图形完全对应的几何图形。随着集成电路产业进入纳米工艺, 光刻工艺技术也在不停地追逐精细化操作。要把器件控制做成硅片氧化和外延的, 光刻作为横向控制质量性能方面还是很好的。所以影响器件性能的因素不外乎是光刻的质量与精度, 当然这个也是可靠性的测定, 更加对成品率是个很好的考量因素。本课题就是探讨它的核心工艺——光刻工艺展开研究和分析。并在此基础上对光刻工艺中较常见的质量问题进行初步探讨并浅显地分析以下先进晶圆制造中光刻工艺地发展前景。

关键词: 光刻; 工艺; 微电子; 曝光; 光刻机

微电子已从初期的每个芯片上仅有几十个 MOS 晶体管器件发展到, 每个芯片支持 10 亿数量级的 MOS 晶体管器件数量。一路走来, 其增长过程遵从摩尔定律。这一增长速度不仅极大限度的繁荣了集成电路产业, 也对现代经济、国防建设和社会进步产生了巨大的影响。这离不开, 集成电路制造业的核心工艺——光刻技术的发展。光刻工艺技术可以决定单个 MOS 晶体管器件的长短, 也能说成是集成电路中重要的一环, 这个在 MEMS 系统产业中, 光刻工艺都是最核心的技术瓶颈。光刻工艺是一种非常精细的表面加工技术, 随着超大规模集成电路时代的到来, 产业界对光刻工艺的要求越来越高。光刻工艺的精度和质量将不仅直接影响单个 MOS 晶体管器件的性能指标。它同时也是影响整个芯片的成品率和可靠性。所以, 光刻工艺无论是在现在还是在将来都将是微电子或者微机械产业界亟待提升的技术难题, 也将面临着各种挑战。与此同时, 不断缩小的器件结构, 对硅基芯片或者其他半导体基质芯片的内在性能的要求也更高、更苛刻。这些需求迫使光刻技术不断采用新工艺、新技术解决实际问题, 迎接高科技的挑战。

需要强调的是, 光刻技术的不断发展从以下三个方面为微电子技术的进步提供了保证:

- (1) 高集成度成为可能。在同一块硅基片或者其他半导体介质上集成超大规模 MOS 晶体管器件。
- (2) 生产成本持续下降。伴随集成度的不断提高, 平均到单个芯片上的生产成本持续下降。
- (3) 功耗不断降低, 性能不断提高。由于线宽的缩小, 器件的运行速度越来越快, 使微电子的性能不断提高。

一、光刻技术

(一) 光刻的定义

光刻工艺是超大规模微电子制作的基础, 也是微电子产业发展最关键的工艺之一。光刻工艺重要媒介是掩模版。在光刻工艺中, 预先刻在掩模版上的图形经过曝光、刻蚀等操作, 在硅晶圆片表面上形成图案。其本质上是一种根据需要去除硅晶片表层特定区域的操作。实际生产中的光刻工艺流程很复杂。但常规而言, 离不开以下 7 个步骤: 表面准备、涂胶、前烘、曝光、显影、坚膜(后烘)、去胶。

超大规模微电子进入纳米时代。集成度跟随摩尔定律不断提升。特征尺寸的沟道长度不断缩小。光刻的精度和质量将不仅影响超大规模微电子的性能指标, 影响其实现成品的成品率更是限制超大规模微电子能否进一步持续发展的制约瓶颈。可以说, 光刻工艺对于微电子产业而言是一个亟待提升和解决的难题和挑战。光刻工艺是半导体产业的“领头羊”。

(二) 光刻基本原理

光刻技术是一种光化学的反应, 利用化学原理刻蚀在电路板上, 这个高科技的雕刻技术成型传导在硅晶圆的介质表面, 其工艺是要求介质光滑, 满足所要求的工艺技术。

具体来说, 它是将掩模版上的图形转移到衬底表面的光刻胶图形上, 为下一步工艺流程做准备。

光刻工艺的要求:

1. 高分辨率

随着技术进步, 人们对微电子的高速、低功耗需求的追求, 微电子线宽越来越细。这些都集中体现再对光刻工艺的高分辨率需求上。

2. 适当的光刻胶选择

光刻胶灵敏度越高, 曝光时间越短。相对应的, 光刻胶的其他属性变差。所以适合需求的光刻胶对工艺的质量需求极其重要

3. 低缺陷

在微电子芯片的加工进程中, 任何一个缺陷的存在, 都会导致整个芯片失效。

4. 精确对准

光刻工艺实现中各曝光图形之间要精确对准。

二、光刻技术的发展

微电子的发展一路尾随着摩尔定律的指引。这就是, 最著名的集成电路发展路线。需要强调的是, 引领技术变革的核心是光刻工艺技术提升。随着微电子产品技术需求的提升, 光刻工艺也

需要不断地提高分辨率，以社会需要。

（一）浸液式光刻机

在接触式光刻机发展起来之后，最初情况下，我们把空气作为光刻机的投影系统与光刻胶之间的介质。因为空气的折射率也就是浸入式技术高，可以由1转换成液体状态。空气还可以由另一介质来替换——高折射率的就行。通过介质液体的选择，液体的选择不同，光源波长的分辨率也有所不同，这个液体介质的就是不长的折射倍率，虽然缩短了。若所选择的介质液体的折射率比较高，光刻机分辨率随之提高。遗憾的是，该技术受浸入的介质液体影响较大。

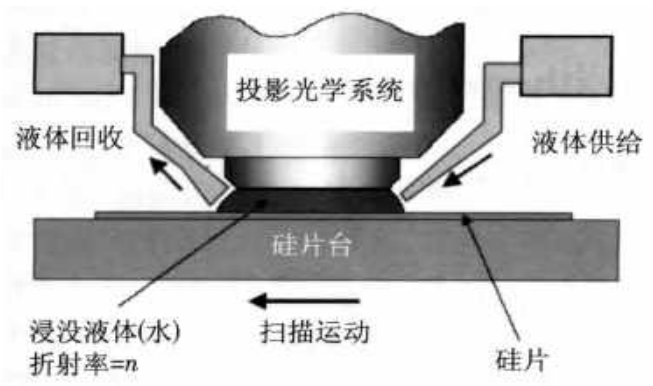


图1 浸入式光刻机

2003年，ASML公司推出首台浸液式光刻机，最先引进该设备的是台湾的TSMC。目前，除TSMC外，IBM、TI、和AMD等大公司都已使用浸液式ArF曝光技术。

（二）极深紫外光刻技术

若光学曝光价格太贵或技术上受限，则必须要开发下一代光刻技术。对于32、22纳米集成电路工艺技术，如英特尔和富士通

等等的技术已经成熟了，不会再用浸没式曝光的技术了。它们最多采用极深紫外光刻技术。它的技术指标显示为波长是13.4纳米。这种技术不要图形补给，因为不是很短的短波，更不要用到光邻近效应。这样就把掩模成本控制住了。但要考虑的是，对物质超强的吸收性的问题，短波长的光源下，不能使用传统的穿透式光学系统，要用到设计难度大的反射式的光学系统，这样看起来的图像就会模糊多了。

（三）电子束曝光技术

电子束曝光技术是在电子显微镜的基础上发展起来的。目前最新的Vistec电子束股份有限公司的SB3050可变形电子束系统的束斑可达1纳米。电子束曝光技术被集成电路产业界认为最有可能引领下一代光刻技术的“领头羊”。需要强调的是，电子束曝光系统的也有其明显的缺点。其缺点是效率较低。因为现在使用的步进式投影曝光机（stepper）曝光一次就把整个管芯的图形一次成像到硅片上，而电子束只能在硅片上把整个管芯图形的一部分曝光。由于电子束曝光效率低，生产成本低，目前主要用于光学掩模版的制备及纳米器件的探索性研究。为了充分利用电子束曝光可以制作细线条的优点，又克服效率低的缺点，目前在IC研制中采用将它和光学曝光混合使用的方式。它的关键技术是两者之间的图形精确对准问题。

三、光刻工艺步骤

在MOS晶体管的生产中，都要经过多次光刻。虽然实际生产中，具体的目的和生产条件有差别，但实现流程是大体相同的。光刻技艺经历的过程是准备阶段，再经过涂胶和软烘焙，之后要对比曝光，再进行显示影像，软烘焙、显影检查、刻蚀、除光剥离和最终的检查等等好多的环节。

表1 光刻工艺步骤

步骤序号	工艺步骤	目的
1	表面准备	清洗硅基片表面，并脱水烘干。为后续步骤做准备。
2	涂胶	在准备后的硅基片表面涂一层光刻胶。
3	软烘焙（前烘）、	通过加热使得光刻胶溶剂部分蒸发。
4	对准和曝光、	掩模版与硅基片的精确对准，并使得光刻胶曝光。
5	显影	去除的特定区域内的光刻胶。
6	软烘焙（后烘）	加热，烘干硅基片
7	显影检查	检查硅基片表面。
8	刻蚀、	将硅基片顶层特定区域的开口部分去除。
9	去除光刻胶（剥离）	将硅基片上的光刻胶去除。
10	最终检查	对于刻蚀的不规则性和其他问题进行表面检查。

（一）表面准备

“表面准备”这一步骤主要是为了确保在后续的操作过程中，光刻胶和晶圆表面能够实现很好的粘合。基本上，“表面准备”由三个阶段完成：

1. 去除微小颗粒：清除晶圆在搬运过程中可能会吸附颗粒状污染物。
2. 脱水。
3. 涂抹底胶。

（二）涂胶

涂胶即在硅片表面，涂布一层光刻胶的工艺。需要强调的是，涂胶前的硅片表面必须清洁干燥。也就是，经过“表面准备”工艺流程。通常情况下，采用的是旋转式涂胶法。即利用转动时产生的离心力，将光刻胶均匀（厚度可调）布满整张硅片，并将多余的光刻胶液甩走。



图2 甩胶机样例

涂胶工艺又分为静态涂胶工艺和动态喷洒工艺两种。静态涂胶工艺是在直接将几立方厘米的光刻胶滴在硅片的中央。当硅片开始旋转，光刻胶就受转速的影响在硅片表面铺开。动态喷洒工艺的特点是，光刻胶在硅片低速旋转的同时被喷洒在硅片表面。相比于静态涂胶工艺，动态喷洒工艺具有光刻胶使用量更少的有点。需要强调的是，无论是静态涂胶工艺还是动态喷洒工艺，当光刻胶在硅片表面铺平后，硅片会继续加速旋转，并持续经过一段时间高速旋转。用以干燥光刻胶。

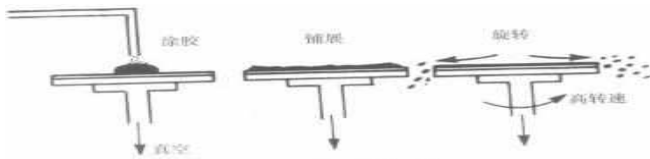


图3 静态涂胶工艺



图4 动态喷洒工艺

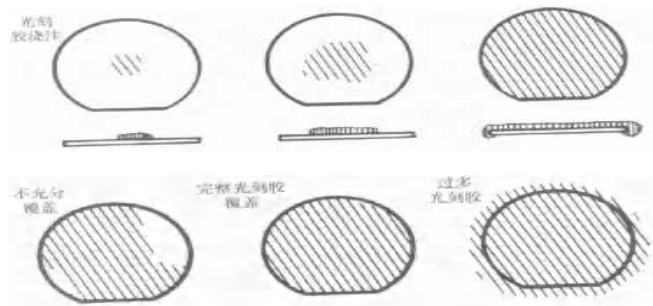


图5 光刻胶的使用量的控制

需要强调的是，光刻胶的使用量由晶圆的大小和光刻胶的种类共同决定。这个使用量既不可以过少，也不可以过量。假使光刻胶的使用量过少，会导致晶圆表面光涂抹不均。相对应的，如果光刻胶的使用量过多，多余的光刻胶会到处流走。

（三）前烘

前烘就是在一种加热过程。其目的是：

- （1）使胶膜体内的溶剂充分挥发使胶膜干燥；
- （2）增加胶膜和衬底的粘附性以及光刻胶膜本身的耐磨性。

该工艺主要由三种实现方法：

- （1）烘箱烘烤；
- （2）热板处理；
- （3）红外光照射。

三种方式的比较如图所示。需要强调的是，前烘的温度和时间必须适当。温度过高会引起抗蚀剂的热交联，影响后续工艺流程。

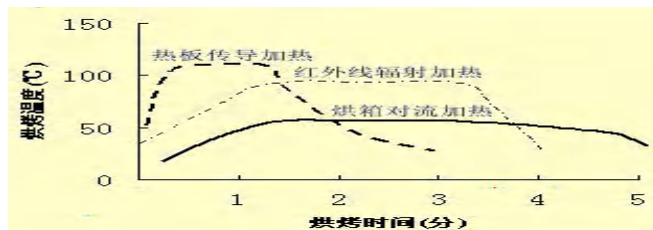


图6 三种前烘方法的温度曲线比较

（四）曝光

曝光就是对光刻胶的硅片，进行辐射的测试，这是一种极大的反应。进行光化学反应时要在光工艺，光刻胶进行对应的图形转换，通过曝光工艺，人们可以将需要的将图像转移到光刻胶涂层上。紫外光接触曝光最为常见，其有两个基本步骤：

1. 定位对准：将版图在晶圆表面上定位

在这一步骤中特别需要强调的是对准原则。即如何使版图在晶圆上精确定位。所以，光刻机需要配备又高分辨率的光学观察系统以保证在实际操作不会出现位移误差。

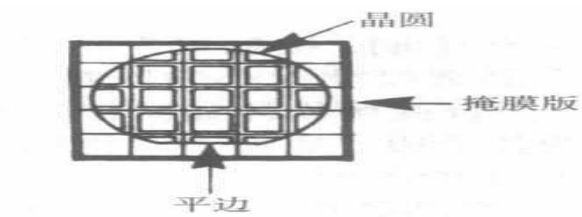


图 7 光刻胶上的图形对准

2. 曝光：通过辐射源将掩膜版上的图形转移到光刻胶膜上
在这一步骤中又分很多的细节。

常见曝光源：

- (1) 高压汞灯产生紫外光（UV）；
- (2) 准分子激光器；
- (3) 电子束；
- (4) X 射线。

在曝光方法中又分为：光学曝光和非光学曝光两种。其中光学曝光又包括：

- (1) 接触式；
- (2) 接近式；
- (3) 投影式；
- (4) 步进式。

非光学曝光又分为：电子束和 X 射线。

常见的曝光机有以下几种类型。

- (1) 接触式光学曝光机

接触式光学曝光机需要将版图和硅片紧贴。其具体操作由接触式光刻机实现。图形实现精度不高，仅仅适用于小规模微电子。考虑到在实际操作过程中掩膜版需要与硅片的光刻胶层接触，受化学侵蚀，掩膜版寿命较低。

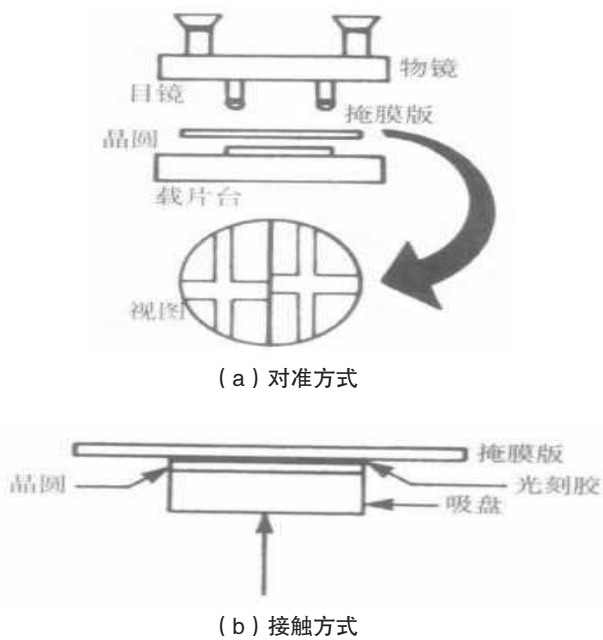


图 8 接触式光学曝光

- (2) 接近式光学曝光机

接近式光学曝光机是在接触式光学曝光机的基础上发展起来的。该曝光机无需版图和硅片紧贴，因此在一定程度上保护了掩膜版，延长了掩膜版的寿命。遗憾的是，受光源散射的影响，该方式分辨率不高。通常情况下，人们采用高度平行的光束曝光来减少散射带来的影响。



图 9 接近式光学曝光机：BG-401A

- (3) 投影式光学曝光机

与接触式曝光机相比，该投影机的掩膜版无需与硅片表面接触。这显然延长了掩膜版的寿命。与接近式曝光机相比，该方法考虑了光线散射性。因此，实际刻在掩膜版上的图形尺寸可以较大。与此同时，该方法消除了掩膜版图形线宽过小而产生的光衍射效应，使得所实现的版图精度更高。这一优点至关重要，可以说投影式光学曝光克服了小图形制版的困难，使超大规模微电子的实现成为可能。当然，投影式曝光的实现设备也较前两者复杂。

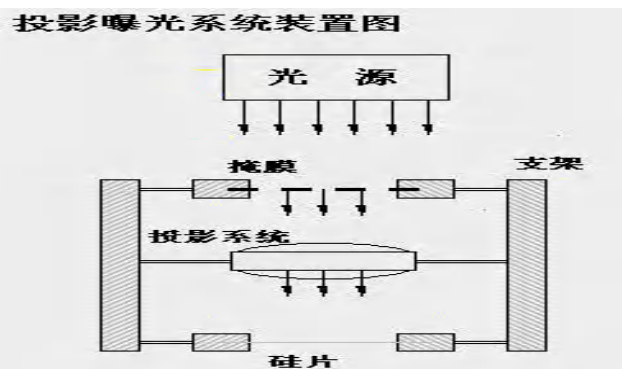


图 10 投影式光学曝光机的系统装置图

- (五) 显影

硅片在完成曝光工艺的两个步骤后，掩膜版上的电路图被已曝光和未曝光区域的形式记录在光刻胶上。需要强调的是，截止到此步骤时，版图图形只是记录在案，硅片上并未出现实际图形。此时需要显影是把曝光后的硅基片放在适当的溶剂里。通过化学方法将相应的光刻胶膜去除，以获得所需图形。

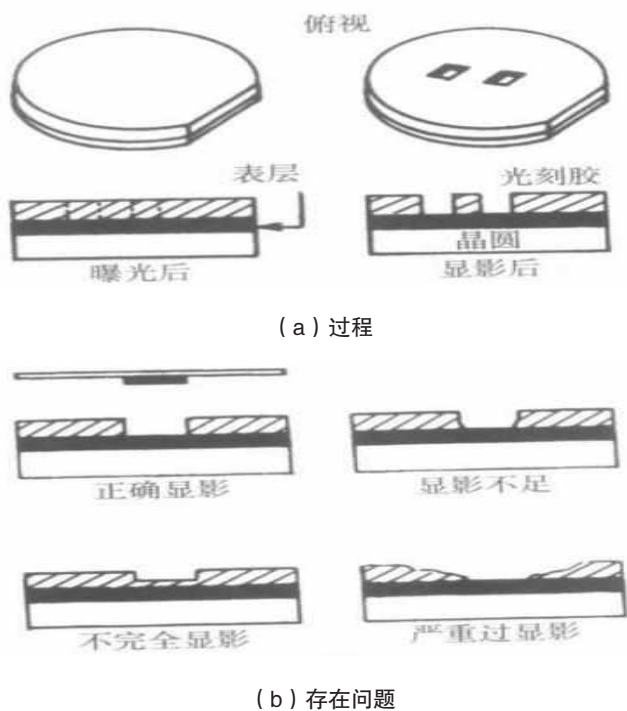


图 11 光刻胶显影过程

(六) 坚膜 (后烘)

坚膜要进行烘焙技术, 温度要把握得精准, 这种后烘的技术和前面烘干也是差不多的。主要就是将前一步骤中吸收的溶剂充分挥发使胶膜干燥, 在增加胶膜和硅片衬底的粘附性的同时增加光刻胶膜本身的抗蚀能力。同样, 后烘的温度和时间要设置在一个合适的范围内。倘若, 后烘时间不够, 胶膜没有干透, 胶膜与硅基片粘附能力会变差。将在后续工艺流程中存在浮胶的可能性。如果, 后烘温度过高, 胶膜会因热膨胀变形。还会分解那些内容物, 让抗腐蚀的能力减弱, 也不具备粘性了。那么, 就要用缓慢升高温度和慢慢冷却的烘焙技术来进行这些工艺操作。

(七) 刻蚀

把坚膜 (后烘) 后的硅基片光刻胶图形下层的材料去掉的工艺流程叫作刻蚀。通过该流程可以将曝光在光刻胶上的图形转移到下层材料上。



图 12 等离子刻蚀机

在该流程中, 需要做到:

(1) 保真

即, 只对需要除去的物质进行刻蚀。对掩膜或者衬底没有影响。

(2) 侧向刻蚀小

这使得刻蚀后的图形边缘整齐、清晰。保证每一层刻蚀的图形的转移精度。

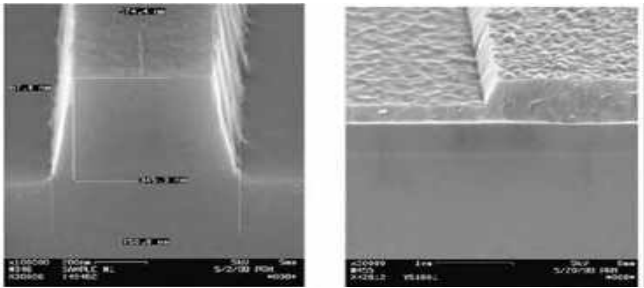


图 13 刻蚀效果图

(八) 去胶

刻蚀步骤结束后需要将光刻胶去除, 称为去胶。这样步骤又分为湿法去胶和干法去胶。其中湿法去胶根据去胶时所采用溶剂的进行分类。

表 2 去胶工艺流程的简要说明

湿法去胶	有机溶剂去胶: 采用有机溶剂进行去胶的称为有机溶剂去胶。	优点: (1) 工艺成熟。 (2) 成本有效性好。 (3) 可有效去除金属离子。 (4) 属低温工艺, 无损伤性辐射。
	无机溶剂去胶: 通过一些无机溶剂, 将光刻胶中的碳元素氧化为二氧化碳, 进而将其除去。	
干法去胶	用等离子体将光刻胶剥除	优点: 消除了液体槽和对化学品的操作 缺点: 对于金属离子的去除没有效果, 有一定的辐射损伤

主流方案: 湿法和干法相结合的方法。

四、光刻工艺的质量分析

在 MOS 晶体管制造、集成电路产业、微机械产业制造中要进行多次光刻工艺。所以说, 光刻工艺技术的质量对整个产业链的持续发展至关重要。本章节讨论这些缺陷产生的原因及其对器件特性的影响。

(一) 浮胶

浮胶就是在显影或刻蚀过程中, 由于化学试剂不断侵入, 引起胶膜皱起或剥落的现象。光刻时产生浮胶, 影响恶劣。有时, 甚至会造成整批硅基片的报废。可能产生浮胶的因素有以下几点:

表 3 可能产生浮胶的因素

产生浮胶的阶段	产生浮胶的原因
显影步骤	光刻胶质量问题。
	表面准备步骤没有处理干净。
	前烘时间不足或过度。
	曝光不足，光化学反应不彻底。
	显影时间过长。
刻蚀步骤	后烘时间不足，胶膜没有烘透。
	不适当的刻蚀温度。

(二) 针孔

在光刻图形外面的氧化层上，在经光刻工艺过程后中有一定的概率会出现极其细小的孔洞，在集成电路产业界将之称为针孔。针孔的存在，使氧化层不能有效地起到掩蔽和绝缘功效。在集成电路产业界，针孔是影响 MOS 晶体管器件成品率的主要因素。

表 4 光刻时产生针孔的原因

产生针孔的阶段	产生针孔的原因
显影步骤	光刻胶质量问题。光刻胶中含有固体颗粒或者光刻胶模本身抗蚀能力差、胶模太薄，腐蚀液局部穿透胶模，造成针孔。
	表面准备步骤没有处理干净。硅基片表面有外来颗粒，使得涂胶与硅基片表面留有未覆盖的小区域，腐蚀时产生针孔。
	前烘时间不足。
	曝光不足，光化学反应不彻底。暴光时间过长，胶层发生皱皮，腐蚀液穿透胶模而产生腐蚀斑点。
	显影时间过长。
	掩模版透光区存在灰尘或黑斑，曝光时局部胶模未完全曝光，显影时被溶解，腐蚀后产生针孔。

(三) 小岛

把氧化层刻蚀在干净的光刻窗口内，没有刻蚀干净的氧化区域就要保留好，这在集成电路产业界将之称为小岛。小岛的存在，阻碍了杂质的扩散。这一异常区域的存在可能会导致 MOS 晶体管器件的击穿特性变坏。甚至可能会导致极间短路。光刻中产生小

岛的原因有：

表 5 光刻中产生小岛的原因有

产生小岛的阶段	产生小岛的原因
曝光步骤	掩模版图形上的针孔或损伤，在曝光时形成漏光点
	曝光过度或光刻胶变质失效，以及显影不足，局部区域光刻胶在显影时溶解不净。
	氧化层表面有斑点状布局的杂质。
	腐蚀液不干净，存在脏物。

五、未来的发展前景

随着社会的进步，各种高新科学技术也在不断的飞速发展中。为了最终能够替代光学光刻的光刻技术，下一代光刻技术正在评估。需要强调的是，X 射线也是一种电磁波，它的波长范围约为 0.001 ~ 10nm，居于紫外线与 γ 射线之间，所以从理论上讲可以制作更细的线条。但是由于 X 光的穿透能力太强，没有合适的光学透镜材料，目前只有无投影光学系统的 1: 1 的接近式曝光机，要制造实用的步进对准机还有一定难度，成本是一个问题。离子束曝光是利用粒子束作为曝光源的曝光技术，因为它的波长极短（< 10 ~ 4nm），所以具有极高的极限分辨率。离子束投影曝光系统的结构和工作原理与光学投影曝光的结构与原理类似。所不同的是曝光粒子是离子、光学系统采用离子光学系统，其透镜是一个可对离子进行聚焦作用的多电极静电系统。掩模版是采用 Si 材料制成投射 / 散射式的二相掩模版技术。但是，离子束曝光技术目前还没有成熟，能否成为新的实用的曝光技术，还需拭目以待。

六、结语

集成电路光刻作为传统光刻技术的典型代表，支撑着集成电路芯片的快速发展。如何实现具备光刻精度高、光刻效率高等优点的新一代光刻技术，成为集成电路产业界从业人员普遍关注的话题。本文在围绕先进晶圆制造的光刻工艺发展进程，在详尽介绍各种工艺步骤的基础上分析了各自的重要指标。与此同时，本文还对光刻工艺中较常见的质量问题进行初步探讨并浅显地展望了一下先进晶圆制造中光刻工艺的发展前景。

参考文献：

[1] 熊有伦，杨文玉，周祖德. 数字制造与数字工厂的研究前景 [J]. 数字制造科学，2005.