

基于fpga实现的E1数字交叉系统

覃冠悠

柳州达迪通信技术股份有限公司 广西柳州 545001

摘要: 随着多媒体E1业务的数据量越来越大，E1的交叉交换应用也变得越来越频繁复杂。本文介绍了一种基于FPGA设计的E1数字交叉系统，具有开发周期短、交叉容量大、成本低的优势。本文分模块论述，分别对STM-16成帧/解帧、VC-12复用/解复用、TU-12交叉等核心功能模块的设计方法论述，包括原理及实现方法。

关键词: FPGA; SDH; E1; DXC; 解复用

E1 digital cross system based on fpga

Guanyou Qin

Liuzhou Dadi Communication Technology Co., Ltd. Liuzhou 545001, Guangxi

Abstract: With the increasing volume of multimedia E1 services, the application of E1 cross-connection has become more frequent and complex. This paper introduces an E1 digital cross-connect system based on FPGA design, which offers advantages such as short development cycle, large cross-connect capacity, and low cost. The paper is presented in modular form, discussing the design methods and implementation principles for core functional modules such as STM-16 framing/de-framing, VC-12 multiplexing/demultiplexing, and TU-12 cross-connection.

Keywords: FPGA; SDH; E1; DXC; demultiplexing

引言:

随着通信和信息技术的发展，同步数字体系（SDH）已经在骨干网、接入网广泛部署和应用。SDH通信网络中承载了我们日常生活中的音频、视频、图像和数据等多媒体业务，其中，有很大比例的多媒体业务依然是通过2048 kb/s支路信号E1装载到容器再复用到SDH传输网络。随着多媒体E1业务的数据量增大，不同E1的交叉交换应用也变得越来越频繁复杂，传统的交叉交换设备的交叉容量少、效率低下，导致对交叉设备组网及数据交换处理复杂度的增加。

本文介绍了一种根据实际需求而设计的E1数字交叉系统，由于功能专一，交叉容量大，结构相对简单，使

用可编程逻辑阵列（FPGA）即可实现。该E1数字交叉系统支持1008个E1信号任意的无阻塞交叉连接，具有交叉容量大、成本低、集成度高等优点。

一、STM-16解复用基本原理

参考ITU-T G707建议，我国光同步传输网体系采用了以2048 kb/s信号为基础的PDH系列作为SDH的有效负荷，并选用AU-4的复用路线。其结构如图1所示。

准同步信号E1（2048 kb/s信号）进入容器C-12，经过码速调整被映射进虚容器VC-12，然后经过指针调整被适配到支路单元TU-12中，由TU-12实现低阶信号向高阶信号的复用。3个TU-12的时隙数据通过字节间插复用成1个支路单元组TUG-2；7个TUG-2通过7个字节

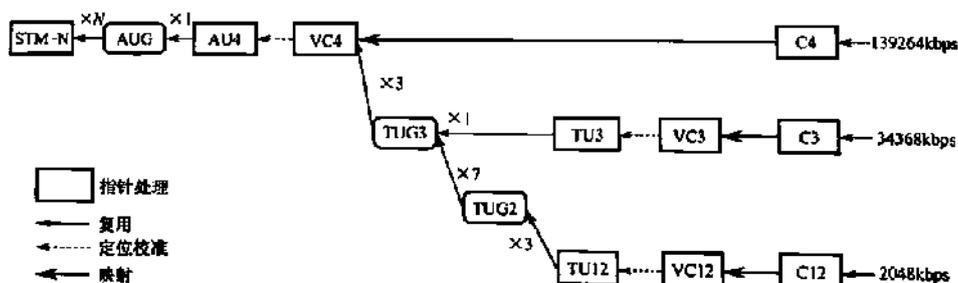


图1 我国的2048 kb/s信号SDH复用结构

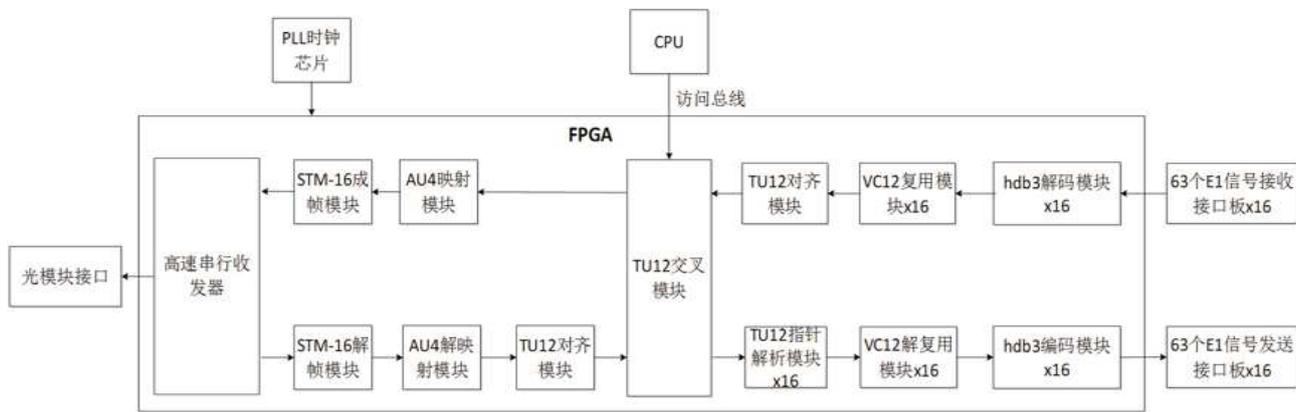


图2 FPGA内部功能模块架构图

的字节间插复用成1个更大的支路单元组TUG-3；同理，3个TUG-3通过3字节的间插复用进入虚容器VC-4，然后再经指针调整被适配进管理单元AU-4及管理单元组AUG，最后加上开销部分构成SDH的STM-1帧，16个STM-1通过字节间插复用成一个STM-16帧。

二、E1数字交叉系统的FPGA设计

1.FPGA系统功能架构设计

FPGA系统整体功能模块架构以及FPGA内部各个功能模块的连接关系如图2所示。

在FPGA内部功能模块架构中，高速串行收发器是FPGA芯片的IP核Serdes，完成串并转换和线路时钟提取的功能。STM-16成帧模块完成STM-16帧数据成帧、B1、B2字节计算、数据加扰的功能。STM-16解帧模块完成帧同步定位、STM-16帧段开销字节提取、B1、B2字节校验、数据解扰的功能。AU-4映射模块完成AU-4指针及VC4开销字节填充、B3字节的计算的功能。AU-4解映射模块完成从AU-4数据中解析出VC4数据、上报指针状态及正负调整的等信息的功能。TU-12对齐模块完成16个STM-1中的TU-12支路数据同步且存放在固定位置的功能。VC-12复用模块完成了TU-12帧生成、63个E1装载到C-12容器的功能。VC-12解复用模块完成了VC-12解帧、提取开销数据、解析出63个E1信号的功能。TU-12指针解析模块完成从TU-12中解析出VC-12数据、并上报指针状态及正负调整的等信息的功能。HDB3编解码模块完成E1信号的NRZ码与HDB3码之间转换的功能。TU-12交叉模块完成交叉路由配置、寻址和组帧的功能。

在功能模块架构中，本文重点介绍STM-16成帧模块、AU-4映射模块、TU-12指针解析模块、VC-12解映射模块、TU-12交叉模块。

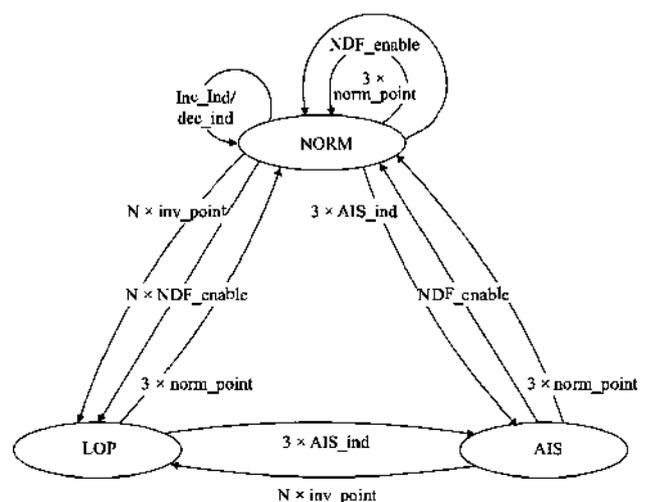
2.STM-16成帧模块设计

STM-16成帧功能模块主要处理流程是：1）.段开销处理单元插入CPU配置的段开销字节；2）.STM-16组帧处理单元完成STM-16发送成帧数据，按照要求填充段开

销字节；3）.B1校验单元完成加扰后的当前帧的所有数据都进行BIP-8计算，将计算后的B1值，放置到下一帧的B1的位置；4）.B2校验单元是加扰前的当前帧中除再生段开销以外的所有比特都进行BIP-24计算，将计算后的B2值，放置到下一帧的B2的位置；5）.加扰单元对成帧的数据进行加扰，帧的第一行9xN列数据除外不加扰，加扰算法与解扰算法类似，加扰多项式均为 $1+x^6+x^7$ 。

3.AU-4映射模块设计

本模块的主要功能是从AU-4数据中分离出需要的VC-4，并上报指针状态及正负调整的等信息。同时，将16个AU-4的指针值H1H2值分别送给对应的AU-4指针解析状态机进行解析处理。而AU-4指针解析状态机主要通过AU-4中的H1H2字节值分析出VC-4的起始位置，实现AU-4指针值的解析，满足非级联指针状态机跳转，并产生指针值的统计及产生相应的告警。下图3是非级联状态机的状态转换图。



norm_point: 正常指针; NDF_enable: NDF指针有效; Inc_Ind: 正调整指针; dec_ind: 负调整指针; AIS_ind: AIS指针; inv_point: 无效指针

图3 非级联状态机的状态转换示意图

4.TU-12 指针解析模块设计

TU-12 指针解析模块完成从 TU-12 支路中解出 VC-12、同步输出帧同步信号的功能。根据 ITU-T G707 建议得知, TU-12 由 140 字节负载和 4 个开销 (V1/V2/V3/V4), 其中 V1/V2 决定 V5 字节的位置, V3 为负调整的位置, TU-12 指针偏移编号 35 为正调整位置。通过输入时序产生 TU-12 字节计数器, 其取值范围为 0~139; 由该计数器定位开销位置, 提取出 V1/V2 字节, 并产生 TU-12 有效使能信号, 同步输出 TU-12 有效负载数据, 但不包括开销字节。

5.VC-12 解映射模块设计

VC-12 解映射模块完成 E1 数据从 VC12 信号中的解映射并恢复出 2M 串行比特流、根据复帧中的 C1/C2 信息

进行正负调整处理、解析 VC-12 开销信息和告警等的功能。核心处理单元 VC-12 帧解析状态机完成了 E1 数据从 VC-12 的解复用过程, 并且提取开销和告警信息。

依据 C-12 复帧结构得知, VC-12 在 TU-12 结构中, 140 个字节是任意滑动的, 所以只能根据 V5 来定位帧头信息提取 4 帧的 C-12 数据, 在对应的调整位置上, 根据指针值进行调整。每 4 帧为一个周期, 每个 C-12 处理 140 个字节的数据, 将其中有效字节提取然后按 bit 位送出, 从而恢复 E1 数据。

6.TU-12 交叉模块设计

TU-12 交叉模块是本设计的交叉核心模块, 该模块的结构图如下图 4 所示。

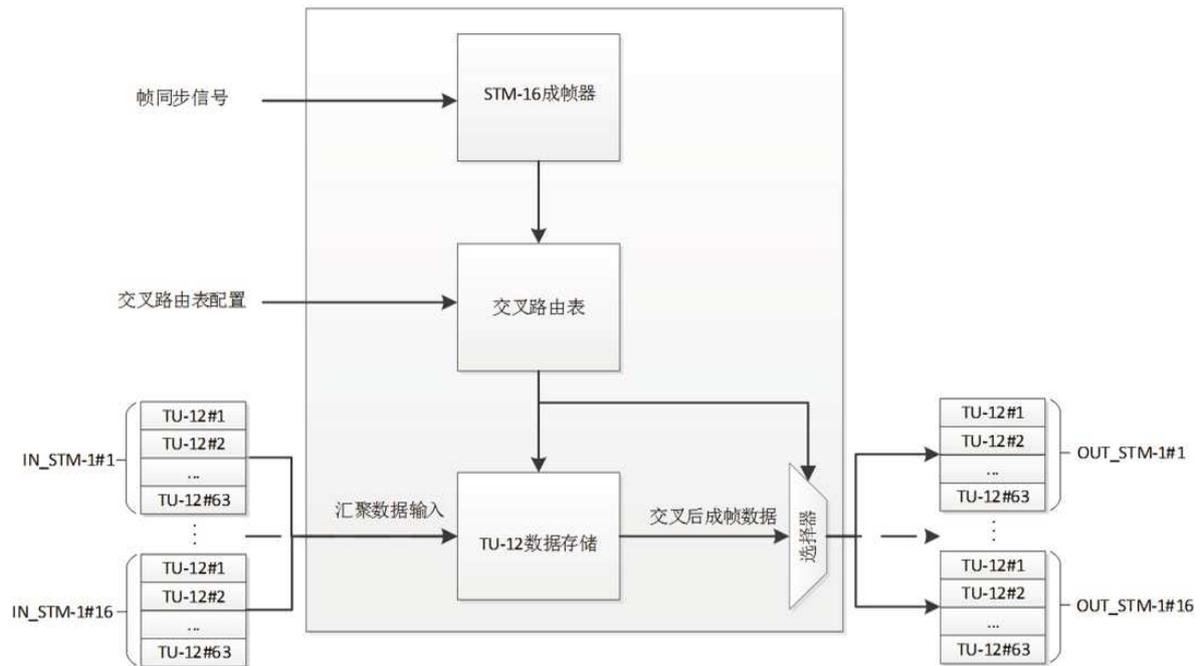


图4 TU-12交叉模块结构图

由图得知, TU-12 交叉基本原理是: 16 个 STM1 的 TU-12 数据经过指针对齐处理后, 按照 1~1008 顺序缓存到双口 RAM 存储器, 在帧同步头信号的同步下, STM-16 成帧器生成帧头和开销数据, 以交叉路由表作为 TU-12 数据存储器的寻址地址, 从数据缓存器中获取对应的 TU-12 交叉数据, 并装载到输出端对应的 STM-1#1~STM1#16 的净荷数据位置上, 输出 STM-16 帧数据, 完成无阻塞交叉连接。需要指出的是, 交叉路由表可通过 CPU 访问总线进行配置, 从而实现 1008 个 E1 任意交叉连接。

三、结束语

本文根据实际应用需求, 提出了一种基于 FPGA 实现的 E1 数字交叉系统, 并借助高度集成的 Vivado 软件、

高性能的 FPGA 芯片以及其他辅助芯片完成了功能验证, 验证结果能够满足设计要求。由于采用了 FPGA 进行设计, 其可编程特性可以很好地满足不同用户差异化的需求, 配置更为灵活, 具有很强的可拓展性。目前该系统已经在我司通信设备产品得到了广泛应用。

参考文献:

- [1] 邓忠礼. 光同步传送网和波分复用系统 SDH&WDM. 北京: 清华大学出版社, 2003.
- [2] ITU-T Recommendation G.707. Network node interface for the synchronous digital hierarchy(SDH)[S]. 1996.
- [3] ITU-T Recommendation G.783, Characteristics of synchronous digital hierarchy(SDH) equipment functional blocks, 1997