

基于MAX7221锁存器数码管驱动设计与实现

顾卫卫 李友福

苏州长风航空电子有限公司 江苏苏州 215151

摘要: MAX7221是一款可级联串行输入/输出显示驱动器,单片最多可驱动8个数码管,在仪表仪器领域被广泛使用。通常做法是使用CPU的I/O口模拟时序或UART串行通讯方式控制,但这两种方法程序设计复杂、效率较低且时序易出错。本文阐述了MAX7221与CPU连接的另一种方法——SPI连接。实验表明,此方式软件操作简单易行,通信效率高且稳定。

关键词: SPI总线; MAX7221; 数码管

Design and implementation of nixie drive based on MAX7221 latch

Weiwei Gu, Youfu Li

Suzhou Changfeng Avionics Co., LTD. Suzhou 215151, China

Abstract: The MAX7221 is a cascading serial input/output display driver capable of driving up to 8 seven-segment displays. It is widely used in the field of instrumentation and measurement. The usual practice involves controlling it through CPU I/O port emulation or UART serial communication. However, these methods are complex in terms of programming, have lower efficiency, and are prone to timing errors. This paper elucidates an alternative method of connecting the MAX7221 with the CPU—using the SPI connection. Experiments demonstrate that this approach offers simple and feasible software operations, coupled with high efficiency and stability in communication.

Keywords: SPI bus; MAX7221; Nixie tube

在仪器仪表的设计制作中常要用到数码管显示,有时数码管的数量还会很多。如果为每个数码管都单独设计驱动电路,一方面对CPU来说是一个不小的负担,另一方面大幅增加了电路板的面积成本。集成电路MAX7221单片可以驱动8位数码管,并且可以进行级联扩展,对于这个问题是一个较为妥善的解决方案。一般MAX7221与CPU的连接使用两种方法:一是使用CPU的I/O口直接模拟通信所需要的时序,此法操作较为繁琐,易出错;二是使用UART串行口,这种方法的通信速率最高仅为11.52Kb/s。介绍第三种方法,即MAX7221通过串行外设接口(Serial Peripheral Interface, SPI)与CPU连接,此法具有简单和易于使用的特点,其通信速率理论上高达10Mb/s。

作者简介: 顾卫卫(1986-),男,江苏淮安人,大学本科,工程师,主要研究方向为飞机座舱显示与控制系统设计。

一、SPI原理

SPI(全称Serial Peripheral Interface,串行外围设备接口)总线技术是摩托罗拉公司推出的同步串行接口。CPU通过它可以方便地连接存储器、A/D、D/A转换器、RTC时钟芯片、LCD驱动器、各类传感器、音频芯片等。由于SPI成本低廉,实用性强,很多芯片都增加了对它的支持。

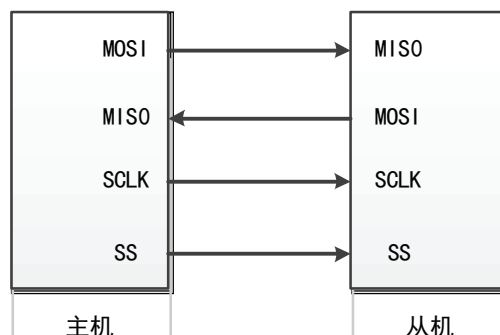


图1 SPI连接原理图

SPI是以主从方式进行工作，组成包括一个主机，一个或多个从机，3线制或4线制连接：主机输出/从机输入（MOSI）、主机输入/从机输出（MISO）、串行时钟SCLK和外设片选（SS）。SPI连接原理图如图1所示，SPI模块信号定义详见表1。

表1 SPI模块信号定义

名称	功能	说明
MOSI	主机输出，从机输入	主机数据输出
MISO	从机输出，主机输入	从机数据输出
SCLK	串行时钟	主机产生的时钟
SS	片选	从设备选择（低有效）

SPI与UART的一个重要的区别就是它是一个同步通信协议。主机中有一个时钟发生器，可以在SCLK引脚上产生时钟信号，所有的数据传输都按照这个同步时钟来进行。主机和从机各有两个移位寄存器分布在各自MOSI及MISO引脚，具体的传输过程就是由这几个移位寄存器来完成的。以SS低电平有效为例，平时，主机维持SS为高电平，SCLK无信号；进行传输时，主机首先将SS引脚拉低作为从机的片选信号，然后在SCLK引脚上产生同步时钟，需要发送或接收的数据就按照这个时钟进入相应的移位寄存器。主机的数据从主机的MOSI引脚移出，移入到从机的MISO引脚；从机的数据从从机的MOSI引脚移出，移入到主机的MISO引脚；传输结束后，主机将SS拉高。有多个从机时，主机的SS信号可以与从机的片选逻辑进行组合，没有被选中的从机将不会参与SPI传输。

二、器件介绍

1. MAX7221

MAX7221是Maxim（美信）公司专为LED显示驱动而设计生产的串行接口八位LED显示驱动芯片。该芯片包含有七段译码器、位和段驱动器、多路扫描器、段驱动电流调节器、亮度脉宽调节器及多个特殊功能寄存器。

该芯片采用串行接口方式，可以很方便地和单片机相连，未经扩展最多可用于8位数码显示或64段码显示。经实际使用发现，该芯片具有占用单片机I/O口少（仅三线）、显示多样、可靠性高、简单实用、编程灵活方便的特点。

它的主要功能特点有：

- (1) 10MHz的串行接口；
- (2) BCD译码/非译码模式选择；
- (3) 耗电仅150uA的省电关断模式；
- (4) 数字和模拟双重亮度控制；
- (5) SPI, QSPI, Microwire等多种串行接口；
- (6) 显示位数可方便地进行扩展。

寄存器地址表及初始化参数详见表2。

表2 MAX7221 寄存器地址表

寄存器名称	地址	配置参数	说明
测试模式	0x0F	0x00	非测试模式
关断寄存器	0x0C	0x01	非关断模式
扫描限制寄存器	0x0B	0x03	数码管0, 1, 2显示
亮度寄存器	0x0A	0x05	初始亮度6/16
译码模式	0x09	0x0F	数码管0, 1, 2显示
数码管0	0x01		数码管0显示数据
数码管1	0x02		数码管1显示数据
数码管2	0x03		数码管2显示数据
数码管3	0x04		数码管3显示数据

2. C8051F121

C8051F121微控制器为我厂广泛使用的MCU芯片，该器件是完全集成的混合信号片上系统型MCU芯片，具有64个数字I/O引脚（100脚TQFP封装）或32个数字I/O引脚（64脚TQFP封装）。下面列出了一些主要特性；

a) 高速、流水线结构的8051兼容的CIP-51内核（100MIPS或50MIPS）；

b) 全速、非侵入式的在系统调试接口（片内）；

c) 真正12位或10位、100ksps的ADC，带PGA和8通道模拟多路开关；

d) 真正8位500ksps的ADC，带PGA和8通道模拟多路开关（仅C8051F12x）；

e) 两个12位DAC，具有可编程数据更新方式（仅C8051F12x）；

f) 2周期的16x16乘法和累加引擎（仅C8051F120/1/2/3和C8051F130/1/2/3）；

g) 128KB或64KB可在系统编程的FLASH存储器；

h) 8448（8K+256）字节的片内RAM；

i) 可寻址64KB地址空间的外部数据存储器接口；

j) 硬件实现的SPI、SMBus/I²C和两个UART串行接口；

k) 5个通用的16位定时器；

l) 具有6个捕捉/比较模块的可编程计数器/定时器阵列；

m) 片内看门狗定时器、VDD监视器和温度传感器。

串行外设接口（SPI0）提供访问一路灵活的全双工串行总线。SPI0可以作为主器件或从器件，有3线工作方式和4线工作方式，并支持在同一总线上连接多个主器件和从器件。从选择信号（NSS）可以被配置为输入以择选从方式下的SPI0，或在多主环境中禁止主器件方式操作，以避免两个以上主器件试图同时进行数据传输时产生冲突。NSS还可以被配置为主方式下的片选输出，或在3线操作时被禁止。在主方式，可以用通用端口I/O引脚选择多个从器件。

3. SPI0所使用的4个信号（MOSI、MISO、SCK、NSS）功能：

a) 主输出、从输入 (MOSI)

主出从入 (MOSI) 信号是主器件的输出和从器件的输入, 用于从主器件到从器件的串行数据传输。当 SPI0 作为主器件时, 该信号是输出; 当 SPI0 作为从器件时, 该信号是输入。数据传输时最高位在先。当被配置为主器件时, MOSI 由移位寄存器的 MSB 驱动。

b) 主输入、从输出 (MISO)

主入从出 (MISO) 信号是从器件的输出和主器件的输入, 用于从从器件到主器件的串行数据传输。当 SPI0 作为主器件时, 该信号是输入; 当 SPI0 作为从器件时, 该信号是输出。数据传输时最高位在先。当 SPI 模块被禁止或 SPI 工作在 4 线从方式但未被选中时, MISO 引脚为高阻状态。当作为从器件工作在 3 线方式时, MISO 总是由移位寄存器的 MSB 驱动。

c) 串行时钟 (SCK)

串行时钟 (SCK) 信号是主器件的输出和从器件的输入, 用于同步主器件和从器件之间在 MOSI 和 MISO 线上的串行数据传输。当 SPI0 作为主器件时产生该信号。当 SPI 从器件工作在 4 线从方式但未被选中时 (NSS=1), SCK 信号被忽略。

d) 从选择 (NSS)

4. 从选择 (NSS) 信号的功能取决于 SPI0CN 寄存器中 NSSMD1 和 NSSMD0 位的设置。有 3 种可能的方式:

(1) NSSMD[1: 0]=00: 3 线主方式或 3 线从方式:

SPI0 工作在 3 线方式, NSS 被禁止。当作为从器件时, SPI0 总是被选择为 3 线方式。由于没有选择信号, SPI0 必须是 3 线总线上唯一的从器件。这种情况用于一个主器件和一个从器件之间点对点通信。

(2) NSSMD[1: 0]=01: 4 线从方式或多主方式:

SPI0 工作在 4 线方式, NSS 作为输入。当作为从器件时, NSS 选择从 SPI0 器件。当作为主器件时, NSS 信号的负跳变禁止 SPI0 的主器件功能, 因此可以在同一个 SPI 总线上使用多个主器件。

(3) NSSMD[1: 0]=1x: 4 线主方式:

SPI0 工作在 4 线方式, NSS 作为输出。NSSMD0 的设置值决定 NSS 引脚的输出电平。这种配置只能在 SPI0 作为主器件时使用。

三、软件设计

根据 MAX7221 的 SPI 时序图及寄存器地址表, 可以编制出相应的子程序。

SPI_init() 用于初始化 SPI 端口, 设定时钟极性和频率等参数;

SPI_transmit() 用于在时序到来时连续传输 16 位数据;

MAX7221_transmit() 用于总体完成从 CS 被拉低到数据传输结束的全过程, 并将级联情况也考虑了进去。

SPI_init()

```
{
    DDRB=(1<<MOSI)|(1<<SCK)|(1<<SS); /*MOSI、
SCK 和 SS 设为输出*/
    SPCR=(1<<SPIE)|(1<<SPE)|(1<<MSTR); /*开 启
SPI 主机模式并开放中断*/
    SPSR=(1<<SPI2X); /*两倍速*/
}
SPI_transmit(UINT32 data)
{
    SPDR=(UINT8)(data>>8); /*先传输高八位*/
    While(!(SPSR&(1<<SPIF))); /*等待传输结束*/
    SPDR=(UINT8)data; /*再传输低八位*/
    While(!(SPSR&(1<<SPIF)));
}
MAX7221_transmit(UINT32 data, UINT8 order)
{
    PINB &=~(1<<SS); /*拉低 SS*/
    While(order-->0)
    {
        SPI_transmit(0x0000); /*传输空操作以到达指定级*/
    }
    SPI_transmit(data); /*传输数据*/
    PINB|=1<<SS; /*一次传输结束*/
}
}
需要注意的一点是 MAX7221 一上电就进入到关断模式, 所驱动的数码管无任何显示, 必须首先退出该模式进入到正常工作模式。相应的子程序如下:
MAX7221_shutdown_exit()
{
    /*退出关断模式*/
    UINT8 order;
    FOR(order=1; order++; order<=4)
        MAX7221_transmit(0x0C01,order);
}
```

五、结束语

本文以 C8051F121 作为 CPU, MAX7221 作为显示驱动器, 介绍了 SPI 总线的工作原理, 给出了 SPI 总线的使用方法。实验证明, MAX7221 显示驱动器仅需 3 线即可通过 SPI 总线与 CPU 连接, 这种通讯方式不但速率高, 通讯稳定, 软件设计较以往 I²C 总线驱动器控制简洁高效。

参考文献:

- [1]潘天红.SPI 串行总路线与单片机系统的优化设计[J].测控技术, 2001, 20(2)
- [2]张宏亮.LED 驱动电路 MAX7221[J].电子世界, 2002
- [3]易志明.SPI 串行总线接口及其实现[J].自动化仪器与仪表, 2002(6)