

# 基于硅技术的微型化片上无源带通滤波器

唐 田 林斯威

(山东农业工程学院, 山东 济南 250000;

山东省特种设备检验研究院有限公司, 山东 济南 250000)

**摘要:** 本课题基于片上系统的理论学说, 重点研究基于硅技术的微型化片上带通滤波器的设计。本文采用七层堆叠金属结构设计了微米级锗硅和互补金属氧化物半导体技术 (CMOS) 制造的带通滤波器。该带通滤波器的目标是由衬底中的电容器和宽边耦合曲折线谐振器 (BCMLR) 组成。优化后, 该带通滤波器的插入损耗最小为 1 分贝 (dB)。

**关键词:** 片上系统; 带通滤波器; 锗硅; 互补金属氧化物半导体 (CMOS); 宽边耦合曲折线谐振器 (BCMLR)

随着移动网络需求的迅速增长, 通信技术近年来得到了越来越迅速的发展。随着 5G 时代的到来, 作为通信系统最重要的组成部分之一, 毫米波应用的发展变得尤为重要。因此, 目前单片微波集成电路的设计是人们非常重视的领域。近年来, 片上无源器件的微型化是通信领域的研究热点。其中一个重要的突破是在硅基技术上对无源器件的实现, 互补金属氧化物半导体和锗硅是两种具有成本效益的硅基技术。毫无疑问, 带通滤波器作为不可或缺的无源器件之一, 是重要的方向。要实现高性能的片上芯片, 带通滤波器是一项非常困难和复杂的工作, 需要大量的知识和原理支持。如何在减小结构尺寸的同时提高结构的性能是结构优化的主要挑战。使用硅基技术可以解决这个问题。由于硅基板的固有损耗, 设计越紧凑, 插入损耗越小。因此, 采用简单紧凑的结构可以在滤波器尺寸和插入损耗方面取得较好的效果。然而, 这将导致谐波抑制在阻带的限制将小于 30 分贝。在以往的研究中, 有两种可能的方法可以改善阻带衰减, 但在物理尺寸和插入损耗方面都不理想。因此, 设计一种既能抑制插入损耗又能抑制阻带衰减的微型化带通滤波器是一项非常艰巨的任务。

在本文中, 提供了一种独特的电磁结构设计片上谐振器。这种谐振器结构的关键是使用一对宽边耦合的曲折线。所设计的宽边耦合曲折线谐振器是一种结构紧凑、采用硅基技术实现的高性能谐振器。这种谐振器可以与电容器一起制造, 从而形成带通滤波器。

## 一、文献综述

本文参考的其中一项研究是关于宽边耦合曲折线谐振器。是一种针对移动数据增长的需求所提出的毫米波领域的解决方案。该解决方案是片上系统可以提供无源器件和有源器件在同一基板上集成的可能性。在最近的研究中, 一些硅基技术被用于这一领域, 如互补金属氧化物半导体和锗硅技术。提出了一种可用于片上谐振器设计的新型电磁结构。它是一种基于锗硅技术设计和制作的片上谐振器。本文中的谐振器是基于由两条宽边耦合曲折线组成的结构设计的。谐振器采用标准的 0.13 微米锗硅技术。该技术使用了七层金属层, 铝层是最厚的金属层。芯片的尺寸是微小的, 只有 0.0243 平方毫米。此外, 由于锗硅基板和金属层之间的紧密性, 所有器件都可以相互小心地设置, 没有强耦合。经过仿真, 该谐振器可以与双平板电容一起设计一个简单的带通滤波器。

在射频集成电路中, 小型化片上电感器已得到广泛应用。有研究指出, 在当前的射频集成电路设计中, 最流行的模型是二维平面螺旋电感器, 因为它很容易用 CMOS 结构制造。然而, 由于二维表面设计的限制, 传统的二维平面螺旋电感器必须使用自身和相互电磁耦合的长平行线, 以实现高性能。在过去的研究人员中,

提出了许多方法来解决这个问题, 例如堆叠平面螺旋电感器和高质量 Q 因子平面电感器。然而, 事实证明, 这些方法无法解决二维设计的局限性, 例如制造成本、谐振频率、Q 因子、晶圆尺寸、可制造性和电感等。据此, 研究提出了一种新的片上电感器设计方法, 该方法使用 3D 结构中的应变诱导自卷技术。在这个创建的电感器中, 3D 螺旋结构直接影响磁场, 这意味着提高磁能方面的存储能力。因此, 电感器可以获得高电感, 减少占位面积并减少基板寄生产生的电容。除电感器外, 该技术还可用于卷起基于管的电阻器和电容器。

## 二、电路设计

### (一) 谐振器设计

在本文中, 提出了一种独特的电磁结构来设计小型化片上谐振器。一对具有相反方向的宽边耦合曲折线是该结构的关键。在设计宽边耦合曲折线谐振器之后, 使用设计的谐振器与电容器组合可以完成先前提出的带通滤波器。

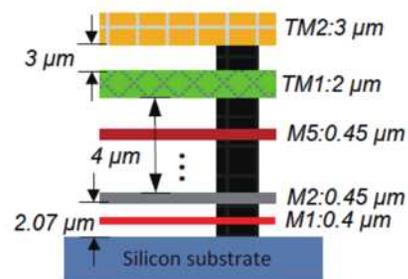


图 1 七层金属叠加结构

在设计宽边耦合曲折线谐振器期间, 使用了  $0.13 \mu\text{m}$  的硅基技术。这项技术可以广泛应用。它可以用厚的顶部金属, 即铝, 提供一个 7 层金属层的金属结构, 并提供一个高性能的有源元件。七层金属和硅衬底的高度分别为  $14.52 \mu\text{m}$  和  $200 \mu\text{m}$ 。二氧化硅的损耗角正切、高度和介电常数分别为 0.01、 $13 \mu\text{m}$  和 0.41。设计宽边耦合曲折线谐振器的俯视图、仰视图和 3D 视图分别如图 2、图 3 和图 6 所示。

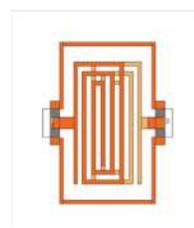


图 2 设计的谐振器俯视图

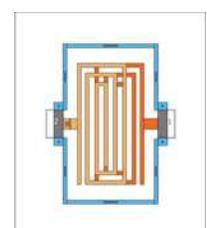


图 3 设计的谐振器仰视图

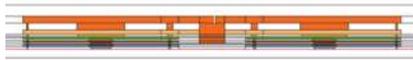


图 4 金属结构的正面视图



图 5 金属结构的背面视图

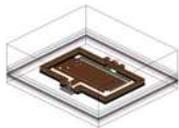


图 6 设计的谐振器的 3D 视图

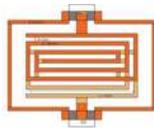


图 7 谐振器的尺寸

如上图所示，这些线画在顶部金属 2 层和顶部金属 1 层，即七层结构的最上面两层。这两层的厚度分别为  $3\mu\text{m}$  和  $2\mu\text{m}$ 。此外，这两层之间的间隙为  $3\mu\text{m}$ 。设计的线条的宽度为  $4\mu\text{m}$ 。

(二) 带通滤波器电路设计

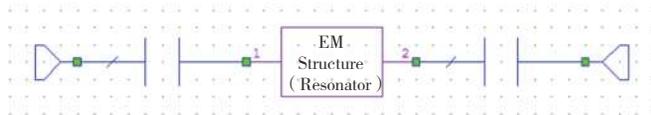


图 8 带通滤波器电路简图



图 9 带通滤波器电路图

使用所设计的谐振器，可以使用两个串联的双平行板电容或两个接地电容器来设计紧凑型带通滤波器。然而，对于这个谐振器，只能使用双平行板电容。所设计的带通滤波器电路原理图如图 8 所示。两个电容值相同，可以获得相反方向的效果。电容器的电容值设计为可变的，可用于优化带通滤波器的性能。

三、仿真结果

(一) 衡量标准分析

在评估本文提出的带通滤波器的性能之前，应分析模拟和性能的衡量标准。可以描述线性电气网络的电性能的散射参数 (S 参数) 是电气工程中的关键参数。

在本文中，使用双端口 S 参数来评估这个带通滤波器的性能。



图 10 双端口网络

在双端口网络中，S 参数与功率波之间的关系可以表示为：

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix}$$

这同样可以表示为： $b_1 = s_{11}a_1 + s_{12}a_2$

和  $b_2 = s_{21}a_1 + s_{22}a_2$

根据过去的研究，给出了 S 参数：

$$S_{11} = \frac{b_1}{a_1} = \frac{V_1^-}{V_1^+}$$

$$S_{22} = \frac{b_2}{a_2} = \frac{V_2^-}{V_2^+}$$

$$S_{12} = \frac{b_1}{a_2} = \frac{V_1^-}{V_2^+}$$

$$S_{21} = \frac{b_2}{a_1} = \frac{V_2^-}{V_1^+}$$

双端口网络的这些 S 参数有一个准确的描述。

$S_{11}$  和  $S_{22}$  分别是输入和输出端口电压的反射系数。

$S_{12}$  和  $S_{21}$  分别是反向和正向电压增益。

还有其他两个重要参数，即插入损耗 (IL) 和输入回波损耗 ( $RL_{in}$ )。它们的方程式如下所示：

$$IL = -20 \log_{10} |S_{21}| \text{dB}$$

$$RL_{in} = 10 \log_{10} \left| \frac{1}{S_{11}^2} \right| = -20 \log_{10} |S_{11}| \text{dB}$$

(二) 仿真结果分析

下面是设计的带通滤波器的仿真结果，结果中得到了四个线性数据。

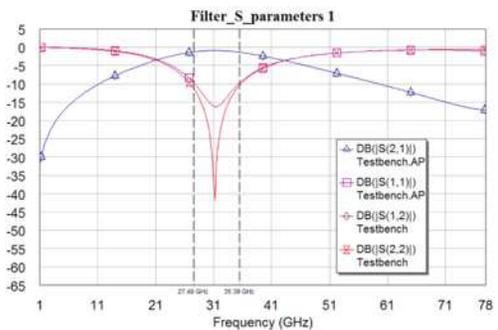


图 10 带通滤波器的 S 参数

模拟中设计的带通滤波器的中心频率位于 31GHz。从标记数据 27GHz 到 35GHz，模拟插入损耗仅为 1dB，模拟 S11 优于 -10dB。这种设计的片上带通滤波器的性能令人满意。与过去的研究和论文中开发的片上带通滤波器相比，本文中设计的带通滤波器更小、更紧凑、插入损耗低。这种小型化片上带通滤波器的设计是成功的。

三、结语

在本文中，基于标准  $0.13\text{-}\mu\text{m}$  硅锗技术设计了一种高性能微型片上谐振器，用于微波应用。由于宽边耦合曲折线的方向相反，谐振器结构紧凑，性能合理。通过使用这种设计的谐振器与双平行板电容相结合，设计了一个紧凑的带通滤波器。设计的带通滤波器的物理尺寸仅为  $0.15 \times 0.09 = 0.0135\text{mm}^2$ 。该尺寸将是 30GHz 时最紧凑的尺寸之一。此外，该带通滤波器的插入损耗仅为 1dB。因此，所提出的带通滤波器解决了之前提出的挑战，同时具有紧凑的结构和低插入损耗。该项目可能对新一代通信系统做出重大贡献。

参考文献：

[1] 张磊, 邢孟江, 李小珍, 杨晓东. 一种基于 IPD 工艺应用于 5G 网络的带通滤波器设计 [J]. 通信技术, 2017, 50 (12): 2875-2878.  
 [2] 李曦, 宋志东, 王帅. 一种基于硅基 MEMS 技术的小型化射频同轴结构及制造方法: CN112194095A[P].2021.