

表决器的 VHDL 语言设计

陆健

(江苏商贸职业学院 江苏 南通 226011)

摘要: 目前, 以可编程逻辑器件和硬件描述语言为载体的数字电路 EDA 技术已成为数字电子技术的重要发展方向。本文介绍了使用 VHDL 语言设计的三人表决器, 结合仿真波形, 说明了实现电子设计自动化 (EDA) 的过程。

关键词: VHDL 语言; 三人表决器; 波形仿真; 电子设计自动化

1 EDA 设计简介

EDA(Electronic Design Automation), 即电子设计自动化。它让电子设计人员能够在计算机上实现对电路的设计, 包含功能设计与分析, 时序测试等, 直到 PCB(印刷电路板)的自动设计^[1]。

EDA 技术首先要对系统的行为、功能进行正确的描述, 而硬件描述语言在各种描述方法中, 最能体现 EDA 技术的优越性, 美国国防部开发的 VHDL (Very High Speed Integrated Circuits Hardware Description Language) 是唯一被接纳为 IEEE 标准的硬件描述语言^[2], 已被众多 EDA 厂商采纳。

2 VHDL 语言

VHDL 已经成为系统描述的国际公认标准, 受到广大电路设计工程师的青睐。它主要包含以下特点: (1) VHDL 的描述能力强, 利用其完成设计时, 设计者不需要考虑具体的器件工艺结构, 直接从逻辑行为这一级别描述和设计实际电路。(2) 在电路设计的各个环节, 利用 EDA 工具对电路进行仿真与模拟, 便可以尽快验证设计电路的实际功能, 极大地降低了可能错误的发生, 大大降低电路的实际开发成本。(3) VHDL 程序结构(如设计实体、程序包、设计库)决定了它在设计时可利用已有的设计成果, 并能方便地将较大规模的设计项目分解为若干部分, 从而实现多人多任务的并行工作方式, 高效率完成项目的设计任务。(4) EDA 工具的功能不断强大。经过逻辑综合, VHDL 语言描述将被转换成芯片的门级网表, 经过优化, 能使对应的结构更小、速度更快。同时, 设计者可根据 EDA 工具给出的综合和优化后的设计信息对 VHDL 设计描述进行修改, 使之更为完善。

3 三人表决器的设计

三人表决器, 由 3 个输入端 A、B、C 以及一个输出端 Y 构成。当三个人表决某提案时, 若两人或两人以上同意, 提案通过, 否则提案不通过。表决提案时, 同意提案用输入“1”表示, 不同意用输入“0”表示; 提案通过用输出“1”表示, 提案不通过用输出“0”表示。真值表如表 1 所示。

表 1 三人表决器的真值表

输入			输出
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

本设计主要采用进程语句以及 CASE 语句, 实现选择信号赋值功能。三人表决器 VHDL 程序如下:

```

LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
ENTITY bjq IS
PORT(A,B,C:IN STD_LOGIC;
Y:OUT STD_LOGIC);
END bjq;
ARCHITECTURE a OF bjq IS
SIGNAL temp:STD_LOGIC_VECTOR(2 DOWNTO 0);
BEGIN
temp<= A&B&C;
PROCESS(temp)
BEGIN
CASE temp IS
WHEN"000"=>Y<='0';
WHEN"001"=>Y<='0';
WHEN"010"=>Y<='0';
WHEN"011"=>Y<='1';

```

```

WHEN"100"=>Y<='0';
WHEN"101"=>Y<='1';
WHEN"110"=>Y<='1';
WHEN"111"=>Y<='1';
WHEN OTHERS=>Y<='0';
END CASE;
END PROCESS;
END a;

```

4 程序的编译与仿真

为了验证设计的可行性与正确性, 利用 EDA 工具 MAX+plusII 对程序进行编译、仿真。仿真波形如图 5 所示。

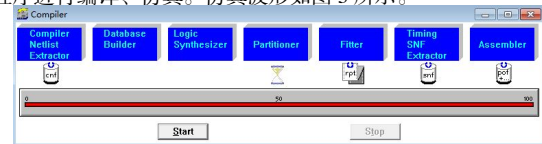


图 1 程序编译界面

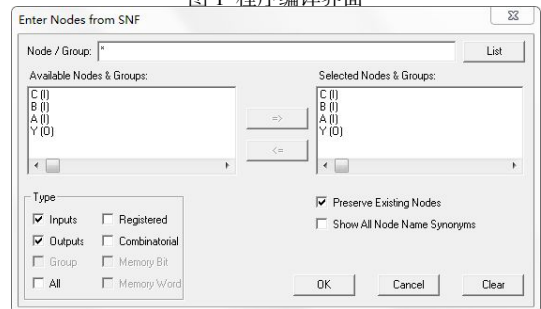


图 2 信号选择界面

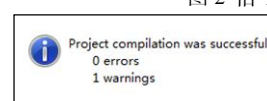


图 3 程序编译结果

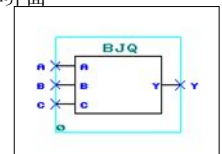


图 4 三人表决器电路符号

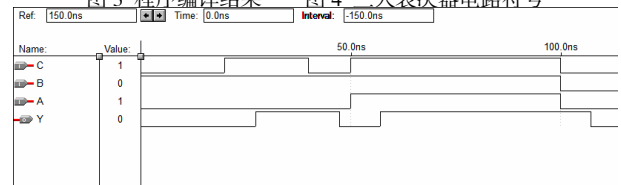


图 5 三人表决器仿真波形图

根据波形, 当输入端的状态为“010”时, 输出状态为“0”; 当输入端的状态为“110”时, 输出状态为“1”; 当输入端的状态为“111”时, 输出状态为“1”, 符合设计要求。同时, 在波形中能够发现延时现象, 这是不可避免的。

5 结语

上述三人表决器的设计与仿真, 结果完全符合设计目的。本文利用 MAX+plusII 设计数字电路, 改变了传统数字电路的设计方法, 具有设计效率高、便于修改、可靠性高以及低成本等诸多优点。本电路还可以通过接入实验箱进行功能验证, 通过拨动开关实现“1”或“0”的输入, 观察 LED 灯的亮与灭, 确认输出状态。

参考文献:

[1] 顾斌, 赵明忠, 姜志鹏, 马才根. 数字电路 EDA 设计[M]. 西安: 西安电子科技大学出版社, 2010.5-6
 [2] 刘姝廷, 杨世平. 四位乘法器的 VHDL 语言设计[J]. 烟台师范学院学报(自然科学版). 2002, 18(2): 153-155.